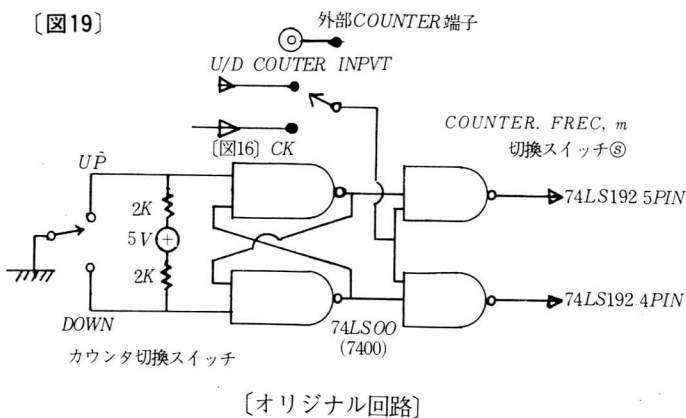


⑤⑥⑦のパルス巾は $1\mu\text{sec}$ にしてある。従って計測できる周波数は、デバイスの限界(10MHz)までとなる。更に高い周波数を計測したい場合は、ハイスピードICを用いることになる。

このチャートと同じ波形がシンクロスコープで観測できるので、実験をしてみたい。

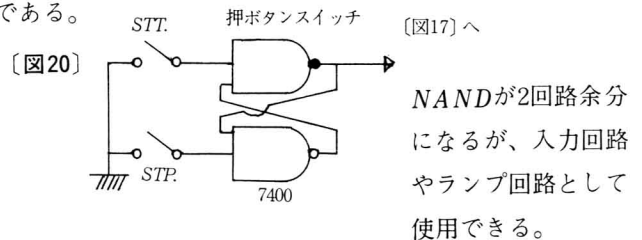
次はU/D計数回路である。

この回路は、スイッチの切換時にチャタリングによるノイズの発生を防止する目的と、デバイスに入力する際、位相の反転をしなければならないので、2つの目的を一挙に解決したものである。



外部端子を設定したのは、周波計、カウンタ、時計と全機能を引き出し、全てに使用できるように考えたからである。

〔図20〕は〔図17〕のSTT, STP回路で前項と同じものである。



設計上重要なことは、デバイスを最小限の数におさえることである。それは、デバイスを一つ通過させるだけで、時間に遅れを生じ、精度が悪くなることにある。筆者は精度を最大限に引き出すよう、実験により決めた回路定数で述べたのである。

計数回路になるが、次に上げるものは最適の回路としてメーカーが指定したもので、工夫した部分は特にない。デバイスの選択については、筆者の考えを実現する姿になるように心掛けたつもりである。U/Dカウンタに74LS192, ラッチ付きデコーダ、CMOSの4511B. 7セグメントLEDはスタティック表示、カソードコモンを用いる。

表示部のデジット数は4桁あれば十分で、タイムベースが 1sec のとき、そのまま周波数を表示するが 0.1sec に変えると、上のデジットが表示される。例えば、 $1,1267\text{HZ}$ の場合、4桁のときのタイムベースが 1sec であれば1267の表示が出て、 0.1sec にすると1126が表示され、更に、 0.01sec にすると0112の表示になるわけである。従って測定できる限界の値を読みとることができることになる。

使用法については、第2章の波動実験用オシレーターの周波数を測って音の実験などができし、第3章の2で述