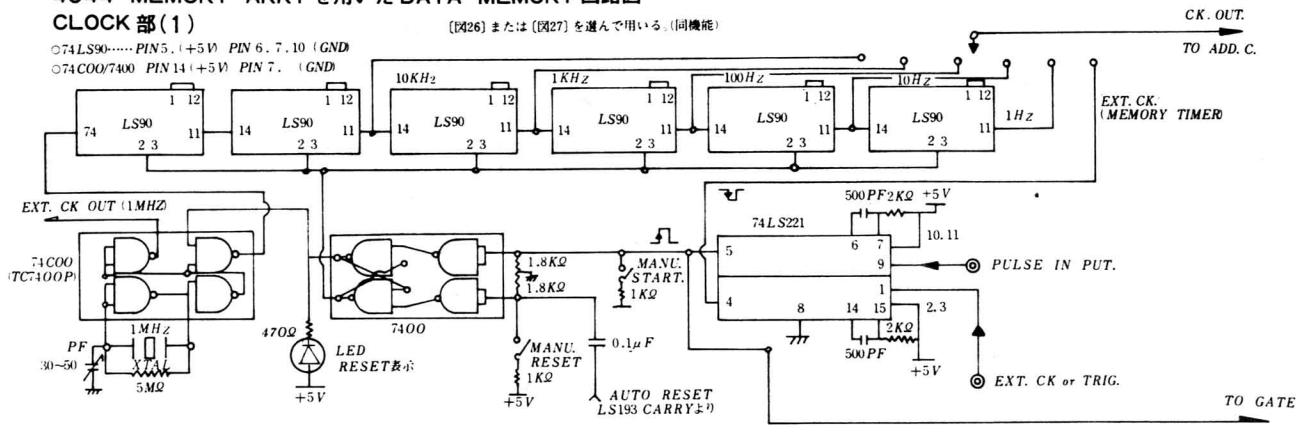


[ 図26 ]

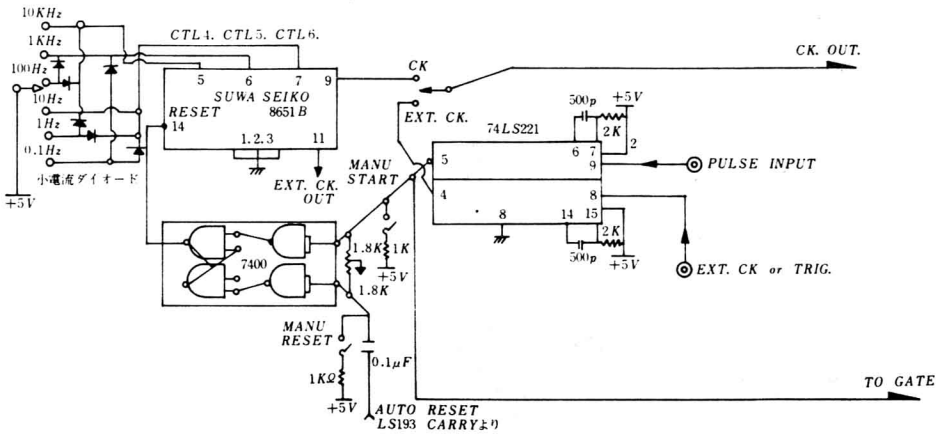
4044 MEMORY ARRAY を用いた DATA MEMORY 回路図  
CLOCK 部 (1)

[図26] または [図27] を選んで用いる。(同機能)



[ 図27 ]

CLOCK 部 (2)



装置のアクセスタイムを小さくするにはデバイスの数を最小にし、ディレイをおさえることが重要である。  
(昭和58年度全理七物理部会発表資料)